

تصميم وتنفيذ مرشح توافقي رقمي DMF للتتابع المباشر الشبه عشوائي PNDS في مستقبلات CDMA على خلفية الضجيج الأبيض الجمعي باستخدام التقنيات الرقمية الحديثة.

الدكتور مالك محمد*

(تاريخ الإيداع 5 / 5 / 2014. قُبِلَ للنشر في 2 / 10 / 2014)

□ ملخص □

في هذه المقالة نتناول آلية ترشيح إشارة تتابع مباشر شبه عشوائي أساسي (تتابع مفيد للمشارك المطلوب) PNDS (Pseudo Noise Direct Sequence) في مستقبلات CDMA وذلك بشكل عملي على خلفية تتابعين مباشرين شبه عشوائيين غير أساسيين (تتابع معيق لمشارك غير مطلوب) مع الضجيج الأبيض الجمعي بواسطة مرشح توافقي رقمي DMF وفق خوارزمية الطيفي المجال الزمني لإشارة الدخل و الإشارة المرجعية (نسخة الإشارة) باستخدام شريحة رقمية من نوع:

Cyclone II EP2C20F484C7 FPGA من شركة ALTERA المتوسطة على بورد التطوير والتعليم

DE1 وفق البارامترات التالية:

-تردد التقطيع 1MHz.

-عرض بيت المعطيات 128μsec.

-عرض الشريحة 1μsec.

-عامل الضغط (عامل كبت الضجيج) 128.

-نسبة مطال الإشارة إلى مطال الضجيج على دخل المرشح: $SNR_{INP} = 1/1$.

-عامل الريح بالمعالجة: $SNR_{OUT} / SNR_{INP} = 10 \log 128 = 21dB$.

نتائج عمل المرشح تدرس باستخدام راسم إشارة رقمي لإشارة الدخل وإشارة الخرج من أجل عدة حالات لعدد

التتابعات المباشرة الشبه عشوائية وحالة وجود الضجيج الأبيض الجمعي المؤثرة على الدخل.

* مدرس - قسم هندسة الاتصالات والالكترونيات - كلية الهندسة الميكانيكية والكهربائية - جامعة تشرين - اللاذقية - سورية.

Executing And Designing Digital Matched Filter DMFF Or Direct Pseudo Random Sequence / Pseudo - Noise Code In The Receptors Of CDMA Depending On Additive White Noise By Using Digital Modern Techniques

Dr: Malek Mohammad*

(Received 5 / 5 / 2014. Accepted 2 / 10 / 2014)

□ ABSTRACT □

In this research, we study the mechanism of filtering the signal of direct pseudo random sequence in the receptors of (CDMA) depending on two nonessential direct pseudo random sequences with the additive white noise by digital matched filter according to the logarithm of convolution in the time domain of input signal and reference signals by using digital chip type of (FPGAII EP2C20F484C7) cyclone from the company of (ALTERA). This chip is located on the board of Education and Development according to these following parameters:

- Chopping frequency 1MHz / sampling frequency 1MHz.
- Width of data pulse 128 μ sec.
- Width of one chip / one section 1 μ sec.
- Ratio of signal amplitude to noise amplitude on the input of the filter $1/1 = SNR_{INP}$.
- Factor of processing gain $SNR_{OUT} / SNR_{INP} = 10 \log 128 = 21 \text{dB}$.

The results of the operation of digital filter are studied by using Digital Signal Tracer for both input and output signals for many cases of direct pseudo random sequences numbers in addition to the case of existing of additive white noise which influences the input.

Keywords: Digital Matched Filter, CDMA.

*Assistant Professor, Department of Communication and Electronic Engineering Faculty of Mechanical and Electrical Engineering Tishreen University, Lattakia, Syria

مقدمة:

تستخدم عملية الترشيح التوافقي الرقمي Digital Matched Filtering بشكل واسع عند معالجة الإشارات في مستقبلات الاتصالات الحديثة ذات تقنية نشر الطيف وفق DSSS (Direct Sequence Spread Spectrum) حيث يعد المرشح المحقق لخوارزمية الترشيح الرقمي التوافقي العنصر الأساسي والاهم في المستقبل، هذا المرشح يحدد أهم المواصفات الأساسية للمستقبل: نسبة الإشارة إلى الضجيج على خرج المستقبل [1].

في المستقبلات الحديثة تستخدم إشارات الطيف المنتشر (إشارات DSSS، إشارات FHSS) وهي ذات قاعدة (حزمة) إشارة كبيرة $B = \tau_s \cdot \Delta f \gg 1$ مما يزيد SNR والاهم ممانعة التشويش.

تستخدم اليوم خوارزميات معالجة رقمية مختلفة: خوارزمية الطي الرقمي في المجال الزمني خوارزمية الطي الرقمي في المجال الترددي.

تعدّ خوارزمية الطي الرقمي في المجال الزمني بين إشارة الدخل و الإشارة المرجعية من الخوارزميات السريعة والعملية و تعمل ضمن الزمن الحقيقي لذلك نورد بعض العلاقات الرياضية الأساسية الخاصة بهذه الخوارزمية.

أهمية البحث و أهدافه:

- استخدام الترشيح التوافقي الرقمي لإشارة CDMA لزيادة نسبة SNR على خلفية تأثير إشارات التداخل المتنوعة و الضجيج الأبيض الجمعي.
- استخدام التقنيات الرقمية الحديثة لتصميم المرشح التوافقي الرقمي التي تسمح بالحصول على عامل الريح بالمعالجة المطلوب انطلاقاً من شروط تأثير إشارات التداخل .
- استخدام خوارزميات الطي الرقمي المتوازية للمرشح التي تجعل عملية المعالجة ضمن الزمن الحقيقي .

طرائق البحث و موادّه:

- لتصميم واختبار مرشح DMF لتتابع مباشر شبه عشوائي على خلفية تتابعين شبه عشوائيين و ضجيج ابيض جامع تم استخدام الأدوات والبرمجيات التالية:
- حاسب PC.
- بورد تطوير وتعليم DE1[4] يحوي شريحة Cyclone II EP2C20F484C7 FPGA.
- راسم إشارة رقمي من نوع GDS-1052U.
- بيئة التصميم Quartus II 9.1 في مرحلة المحاكاة و التصميم والتنفيذ.
- لغة البرمجة [5]. VHDL (Very High Speed IC Hardware description Language).

النتائج والمناقشة:

من خلال النتائج العملية التي تم الحصول عليها نلاحظ إمكانية استقبال و معالجة التتابع المباشر الشبه عشوائي الأساسي لحالات $SNR=1/1$ مع تأثير تتابعين مباشرين شبه عشوائيين غير أساسيين وإشارة الضجيج و هذا يعني أن الإشارة على دخل المرشح غير ملحوظة نهائياً ، بينما على خرج المرشح تكون الإشارة واضحة جداً وذلك

بسبب عملية الترشيح التوافقي الذي يحقق عامل ربح معالجة توافقية يتناسب طرذا مع قاعدة (حزمة) الإشارة $K_{MF}(dB) = 10 \log B$ ، بزيادة قاعدة (حزمة) الإشارة $B = N$ إما من خلال زيادة عرض النبضة أو زيادة عدد المقاطع خلال زمن عرض النبضة (τ_S) يمكن زيادة عامل ربح المعالجة التوافقية واستخلاص الإشارة في ظروف أسوء من $SNR < 1/1$.

1. الوصف الرياضي للتتابع المباشر شبه العشوائي و خوارزمية الطي الرقمي في المجال الزمني :

إشارة التتابع المباشر شبه عشوائي PNDS ذات العرض للبيت (τ_S) وفق سلسلة M المبينة على الشكل (1) وهي

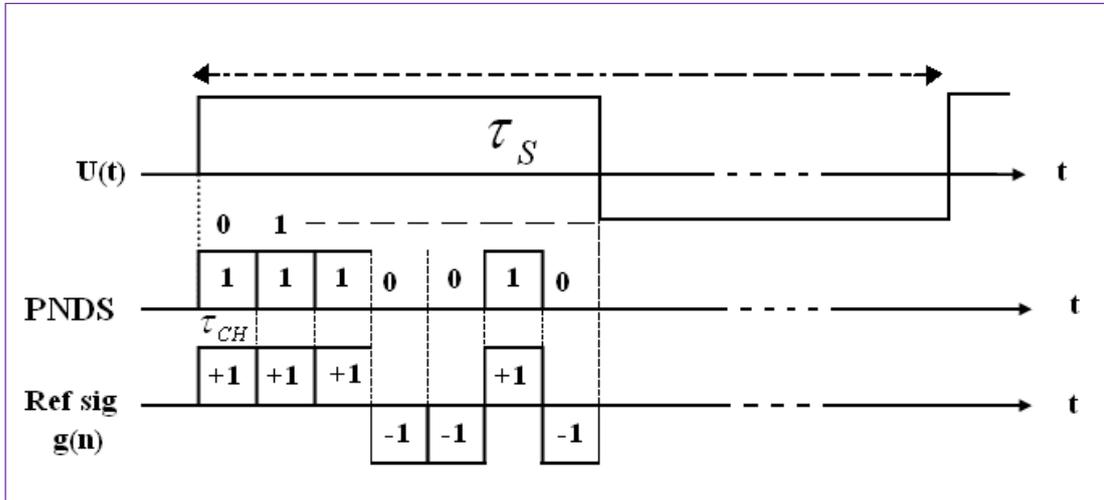
تعطى وفق العلاقة الرياضية التالية [2]:

$$S(t) = U_0(t) \cdot \sum_{n=0}^{N-1} g(n) \quad (1)$$

$$g_n = \pm 1$$

$$U_0(t) = \begin{cases} +1 & \text{for } 0 \leq t \leq \tau_S \\ -1 & \text{for another } t \end{cases}$$

من اجل $U_0(t) = +1$ فان إشارة $S(t)$ مساوية $S(t) = g(n)$ ومن اجل $U_0(t) = -1$ فان إشارة $S(t)$ مساوية $S(t) = -g(n)$ كما هو مبين على الشكل (1) ، حيث مبين إشارة نبضية $U(t)$ ذات العرض (τ_S) والدور التكراري (T) حيث تستبدل هذه النبضة بتتابع مباشر شبه عشوائي PNDS ثابت من نبضة إلى نبضة بطول M مشريحة ذات عرض للشريحة (τ_{ch}) ثم يحول هذا التتابع إلى إشارة مرجعية Ref sig مكون من تتابعات $g(n)$ ذات القيم +1 و -1 بمثابة معاملات للمرشح DMF.



شكل (1) إشارة PNDS وفق سلسلة M.

استجابة المرشح يمكن تمثيلها وفق علاقة الطي الرياضية التالية [2]:

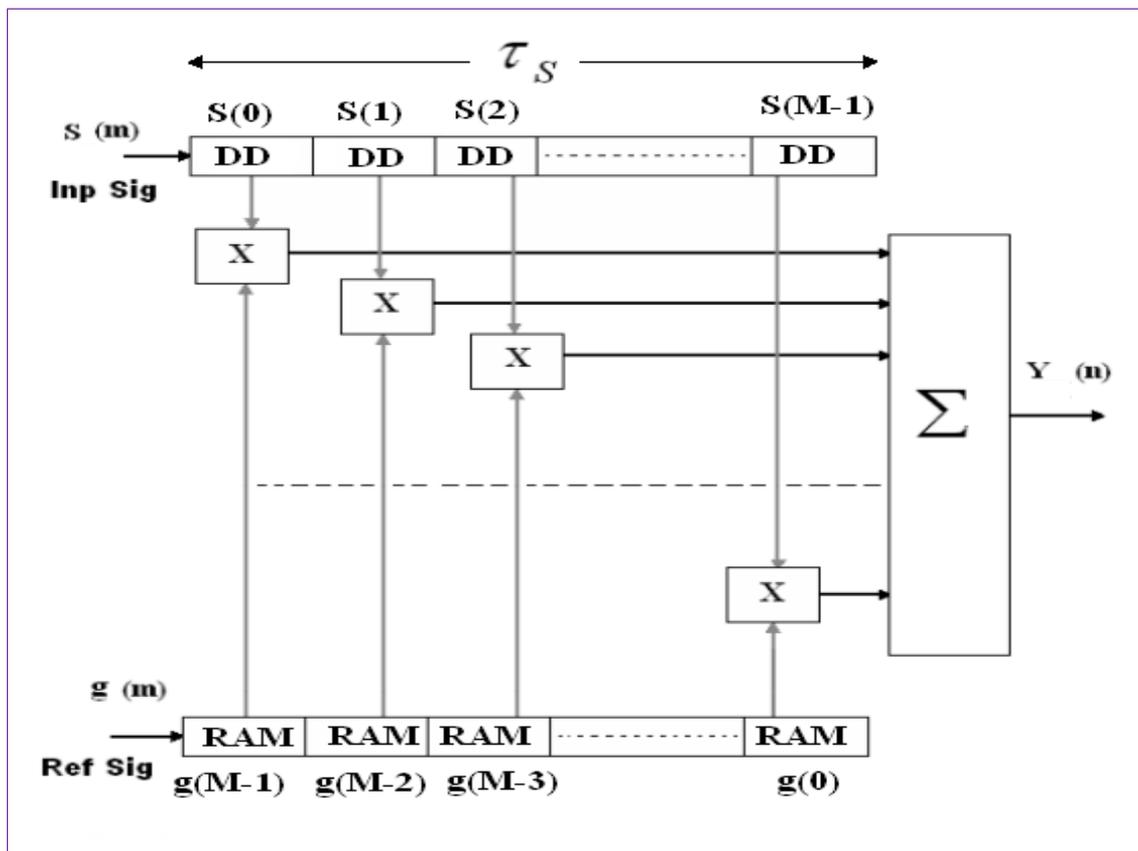
$$Y(n) = S(n) * g(n) = \sum_{m=0}^{M-1} S(n-m) \cdot g(m) \quad (2)$$

- $Y(n)$ الخرج لنتيجة الطي الزمني لإشارة الدخل والإشارة المرجعية.

- $g(m)$ عينات الإشارة المرجعية.

- M طول الإشارة المرجعية.

على الشكل (2) مبين مخطط خوارزمية الطي $\{Y(n)\}$ لإشارة الدخل والإشارة المرجعية ذات الطول M وهو مكون من خطوط تأخير رقمية (Digital delay) DD بمقدار عرض شريحة واحدة ($\tau_{ch} = L.T_{SAM}$ ، حيث L عدد صحيح يعبر عن عدد ادوار التقطيع المساوية لعرض الشريحة الواحدة) و عددها M ومن مسجلات إزاحة RAM لتسجيل قيم التتابع $g(n)$ وعددها M .



شكل (2) خوارزمية الطي الزمني $\{Y(n)\}$ لإشارة الدخل والإشارة المرجعية بعدد عينات (طول) M .

مخطط إجراء البحث والدراسة لمرشح DMF[3] مبين على الشكل (3) من اجل خوارزمية الطي في المجال

الزمني $\{Y(n)\}$ وهو مكون من:

- مولد تتابع أول أساسي PNDS_0.
- مولد تتابع أول غير أساسي PNDS_1 .
- مولد تتابع ثاني غير أساسي PNDS_2 .
- مولد ضجيج رقمي شبه عشوائي Digital Noise لتشكيل ضجيج ابيض.
- مولد بيانات المعطيات DATA بعرض $128\mu\text{sec}$ و دور $256\mu\text{sec}$ مما يشكل تتابعا للمعطيات $(0,1,0,1,0,.....)$ بعرض $128\mu\text{sec}$.
- مرشح توافقي رقمي DMF بخوارزمية الطي الرقمي في المجال الزمني بعامل ضغط (بعامل كبت الضجيج) 128.

-محول DAC ذو 4bit .

-حاسب شخصي PC لربط DE1 عبر USB لحقن التصميم في شريحة Cyclone II [4]

. EP2C20F484C7 FPGA

-راسم إشارة رقمي GDS-1052U عبر USB لأخذ أشكال إشارات دخل و خرج مرشح DMF في المجال

الزمني وذلك لحالات مختلفة من إشارات الدخل، هذا البحث نفذ من اجل تتابع مباشر شبه عشوائي ذو 128 شريحة.

2. مواصفات إشارة التتابع المباشر الشبه عشوائي ذو 128 شريحة.

-تردد نبضات الساعة لمولد PNDS: $f_{clk} = 1\text{MHz}$.

-مولد تتابع مباشر شبه عشوائي PNDS (ثلاث مولدات ذات كودات مختلفة) مكون من 7bit و بدور تكراري

$(2^7 - 1 = 127)$ نبضة ساعة ذات تردد 1MHz.

- مولد بيتات المعطيات DATA: عبارة عن مولد نبضات بعرض $128\mu\text{sec}$ و دور $256\mu\text{sec}$.

-تردد التقطيع مساوي لتردد نبضات الساعة f_{clk} : $f_{SAM} = f_{clk} = 1\text{MHz}$, $T_{SAM} = 1\mu\text{sec}$.

-عرض بيت المعطيات قبل الضغط: $\tau_s = 128\mu\text{sec}$.

-عرض النبضة بعد الضغط: $\tau_{COM} = 1\mu\text{sec}$ وهو مساوي لعرض الشريحة الواحدة: $\tau_{ch} = 1\mu\text{sec}$.

-عدد العينات (طول الإشارة المرجعية): $M = \tau_s / \tau_{ch} = 128/1 = 128$.

-دور النبضات: $T = 256\mu\text{sec}$.

-قاعدة (حزمة) الإشارة: $B = \Delta f \cdot \tau_s = (1/\tau_{ch}) \cdot \tau_s = 1/(\tau_s / M) \cdot \tau_s = M = 128$.

- عامل الضغط (عامل كبت الضجيج): $K_{COM} = B = \tau_s / \tau_{COM} = 128/1 = 128$.

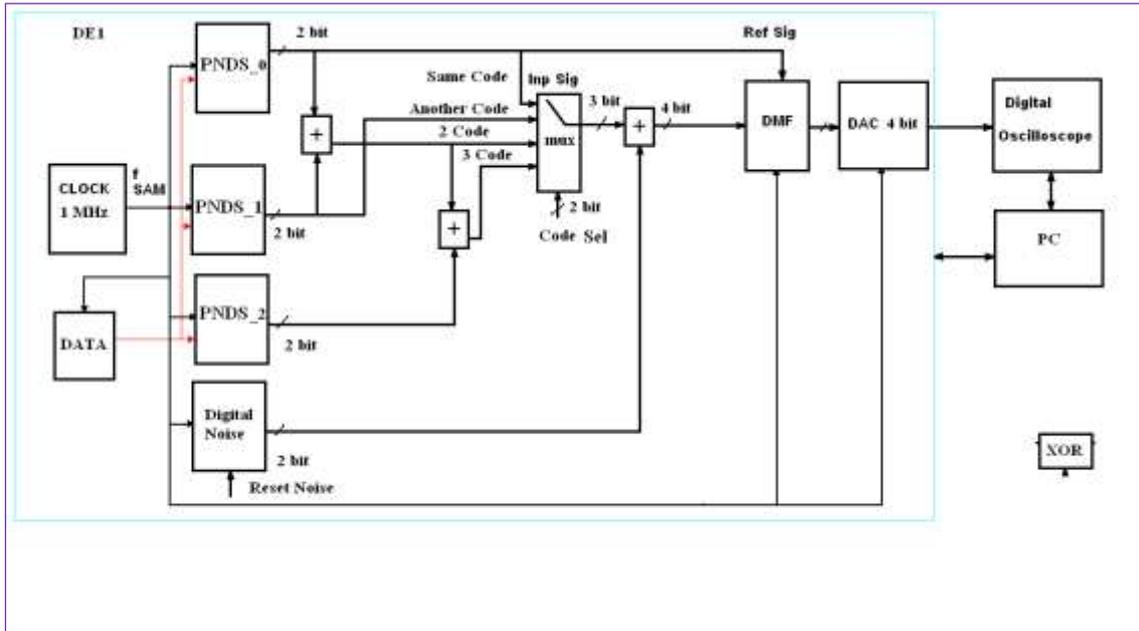
-كود PNDS ثابت من نبضة إلى نبضة وفق الشكل (4) لحالة نبضة واحدة والشكل (5) لحالة نبضتين.

-خطوة التأخير الواحدة: $\delta\tau = T_{SAM} = 1\mu\text{sec}$.

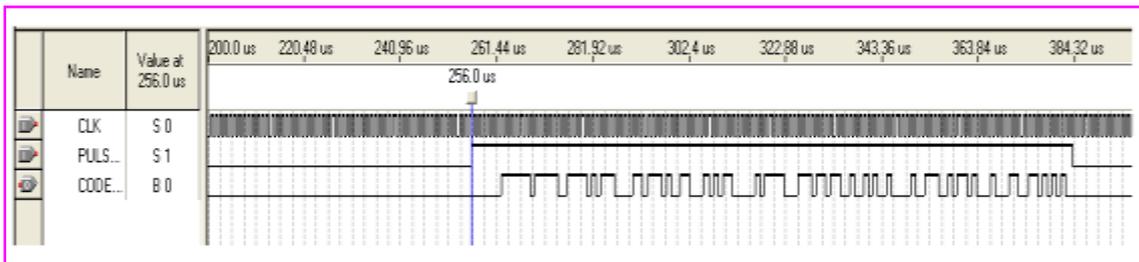
- عدد مراحل تأخير الشريحة الواحدة DD (تمثل مقدار تأخير الشريحة الواحدة بالنسبة لدور التقطيع):

$$\tau_{ch} = L \cdot T_{SAM} \Rightarrow L = \frac{\tau_{ch}}{T_{SAM}} = \frac{1}{1} = 1$$

- نسبة: $SNR_{INP} = 1/1$.



شكل (3) مخطط إجراء البحث والدراسة لمرشح DMF.



شكل (4) كود نشر ثابت للتتابع PNDS خلال زمن عرض النبضة لحالة نبضة واحدة.



شكل (5) كود نشر ثابت للتتابع PNDS خلال زمن عرض النبضة لحالة نبضتين.

3. مواصفات المرشح التوافقي الرقمي DMF:

- طول كلمة المعالجة لإشارة الدخل: 4bit.
- عدد الضواريب الرقمية المستخدمة 128 ضارب 4bit.
- عدد مسجلات الإزاحة التفرعية ذات الطول 4bit المستخدمة: 128 SR.
- جامع واحد بـ 128 دخل نو 6bit وخرج واحد ذو 13bit.
- عناصر عمليات رياضية و منطقية مختلفة (تقسيم، طرح، XOR، NOT، AND وأخرى).

- سعة ذاكرة RAM المستخدمة 128x2bit.
- درجة المرشح 128.
- معاملات المرشح $\{g(0), g(1), \dots, g(127)\}$ بحيث إن كل عامل مساويا لـ (+1) أو (-1) وهي ثابتة من نبضة إلى أخرى.
- خوارزمية المعالجة: خوارزمية الطي الرقمي في المجال الزمني خلال الزمن الحقيقي ON-LINE.
- سرعة تدفق معطيات الدخل (4bit كل 1μsec):
- $488 \text{ kbps} = (488 \text{ كيلوبايت كل ثانية}) \times 1000000 / (8 \times 1024)$
- سرعة المعالجة 128 عملية ضرب و جمع وعمليات إزاحة وتحويل وأخرى خلال زمن 1μsec وهذا يساوي 128 مليون عملية رياضية (ضرب و جمع) خلال ثانية وذلك من خلال استخدام مبدأ المعالجة المتوازية (ضرب و جمع لـ 128 عينة رقمية بطول 4bit وإزاحة و نقل وتقسيم وعمليات أخرى بأن واحد خلال دور واحد لنبضات التقطيع 1μsec) وهذا يعادل تردد نبضات ساعة للمعالج 128MHz لذلك تكون عملية المعالجة خلال الزمن الحقيقي ON-LINE.

- عامل ربح المعالجة التوافقية:

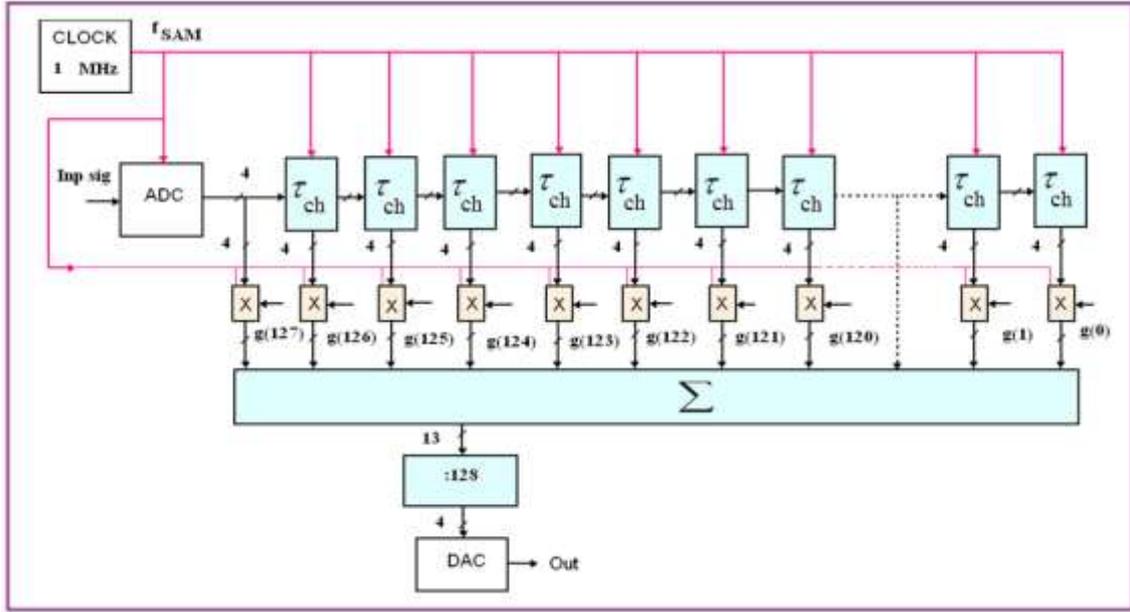
$$K_{MF} = SNR_{OUT} / SNR_{IN} = B \Rightarrow K_{MF} (dB) = 10 \log B = 10 \log 128 = 21dB$$

- خوارزمية الطي الرقمي مبنية على الشكل (6) بعدد عينات (طول) للإشارة المرجعية M=128 لحالة إشارة ثابتة البارامترات (كود النشر PNDS ثابت لجميع النبضات) بحيث يتم تسجيل قيم عينات الإشارة المرجعية Ref sig في ذاكرة RAM على شكل معاملات $g(0) \dots g(127)$ ذات القيم (+1) أو (-1)، قيم هذه المعاملات مبنية في الجدول (1) و على الشكل (7) مبين مخطط المولد الرقمي للتتابع الشبه عشوائي DPDS ذو الطول 128 شريحة المكون من مسجل إزاحة بـ 7 bit بحيث يتم الربط العكسي له مع البيتان 5 و 6 عبر دائرة XOR لتشكيل الطول الاعظمي للتتابع المباشر الشبه عشوائي و من ثم تحويل التتابع المباشر ذو القيم 0 , 1 إلى القيم -1 , 1.
- إمكانية تطوير الخوارزمية من خلال الربط التسلسلي لعدة خوارزميات بالدخل والخرج للحصول على قاعدة (حزمة) إشارة اكبر وعامل ربح بالمعالجة حتى 36dB.

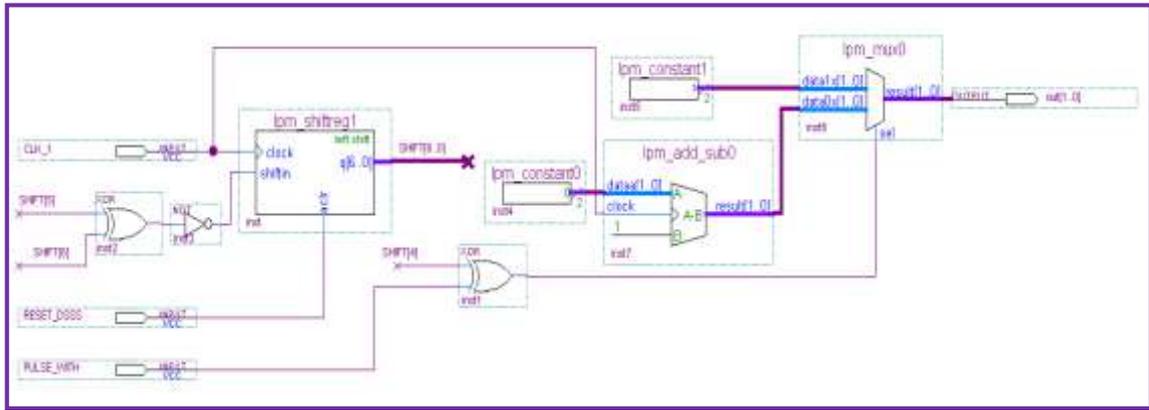
جدول 1: معاملات المرشح الرقمي التوافقي DMF ذو الدرجة 128

g(8)	g(7)	g(6)	g(5)	g(4)	g(3)	g(2)	g(1)	g(0)
+1	+1	+1	+1	-1	-1	-1	-1	-1
g(17)	g(16)	g(15)	g(14)	g(13)	g(12)	g(11)	g(10)	g(9)
-1	+1	+1	+1	+1	+1	-1	+1	+1
g(26)	g(25)	g(24)	g(23)	g(22)	g(21)	g(20)	g(19)	g(18)
+1	-1	+1	-1	+1	+1	+1	+1	-1
g(35)	g(34)	g(33)	g(32)	g(31)	g(30)	g(29)	g(28)	g(27)
-1	+1	+1	-1	-1	-1	-1	+1	+1
g(44)	g(43)	g(42)	g(41)	g(40)	g(39)	g(38)	g(37)	g(36)

+1	+1	-1	-1	+1	-1	+1	+1	+1
g(53)	g(52)	g(51)	g(50)	g(49)	g(48)	g(47)	g(46)	g(45)
+1	+1	-1	+1	-1	+1	-1	-1	-1
g(62)	g(61)	g(60)	g(59)	g(58)	g(57)	g(56)	g(55)	g(54)
+1	+1	-1	+1	-1	-1	-1	-1	-1
g(71)	g(70)	g(69)	g(68)	g(67)	g(66)	g(65)	g(64)	g(63)
-1	+1	+1	+1	-1	-1	-1	+1	+1
g(80)	g(79)	g(78)	g(77)	g(76)	g(75)	g(74)	g(73)	g(72)
-1	+1	-1	-1	+1	+1	-1	+1	+1
g(89)	g(88)	g(87)	g(86)	g(85)	g(84)	g(83)	g(82)	g(81)
-1	-1	+1	-1	-1	+1	-1	+1	-1
g(98)	g(97)	g(96)	g(95)	g(94)	g(93)	g(92)	g(91)	g(90)
-1	+1	+1	+1	-1	-1	+1	-1	-1
g(107)	g(106)	g(105)	g(104)	g(103)	g(102)	g(101)	g(100)	g(99)
-1	-1	+1	-1	+1	+1	-1	+1	-1
g(116)	g(115)	g(114)	g(113)	g(112)	g(111)	g(110)	g(109)	g(108)
-1	-1	+1	+1	-1	-1	-1	+1	-1
g(125)	g(124)	g(123)	g(122)	g(121)	g(120)	g(119)	g(118)	g(117)
-1	+1	-1	+1	-1	+1	-1	+1	+1
							g(127)	g(126)
							-1	-1



شكل (6) خوارزمية الطي الرقمي للمرشح DMF في المجال الزمني ذات الطول $M=128$ لحالة كود نشر ثابت.

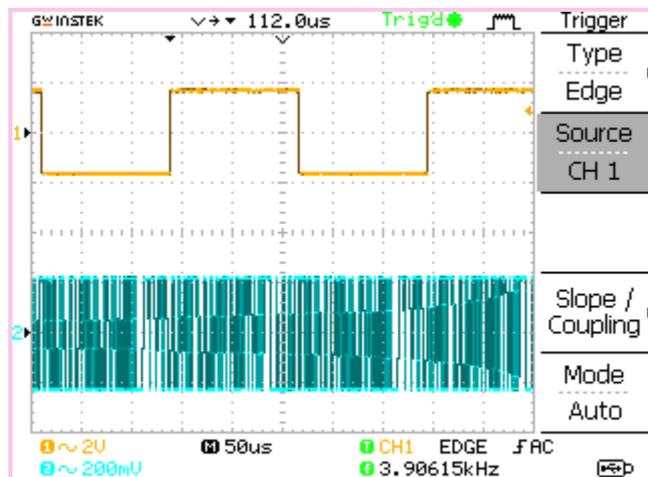


شكل (7) مولد التتابع المباشر شبه عشوائية ذو 7 bit.

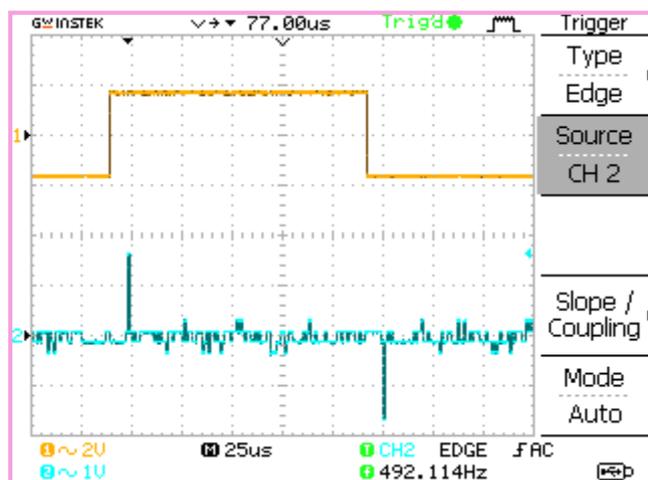
4. نتائج التصميم العملي للمرشح DMF:

نتائج التصميم العملي للمرشح في المجال الزمني لكود النشر وإشارة الدخل وإشارة الخرج للمرشح DMF باستخدام راسم إشارة رقمي من نوع GDS-1052U مبنية على الشكل (8) لكود النشر PNDS ضمن بيت المعطيات وعلى الشكل (9) مبين إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي واحد أساسي فقط وعلى الشكل (10) مبين إشارة الدخل والخرج لمرشح DMF لحالة تأثير تتابع مباشر شبه عشوائي واحد غير أساسي على دخل المرشح وعلى الشكل (11) مبين إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي أساسي وتتابع غير أساسي وعلى الشكل (12) مبين إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي أساسي وتتابعين غير أساسيين على دخل المرشح وعلى الشكل (13) مبين إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي أساسي وإشارة الضجيج على دخل المرشح وعلى الشكل (14) مبين إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي واحد غير أساسي وإشارة الضجيج على دخل المرشح

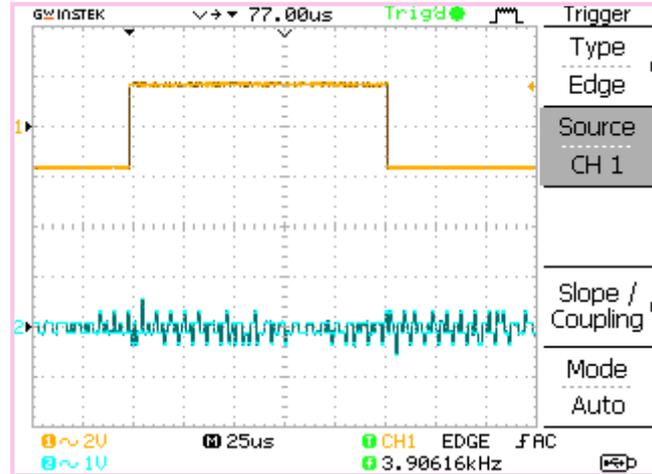
وعلى الشكل (15) مبيان إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي أساسي وتتابع مباشر غير أساسي و إشارة الضجيج وعلى الشكل (16) مبيان إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي أساسي وتتابعين غير أساسيين و إشارة الضجيج.



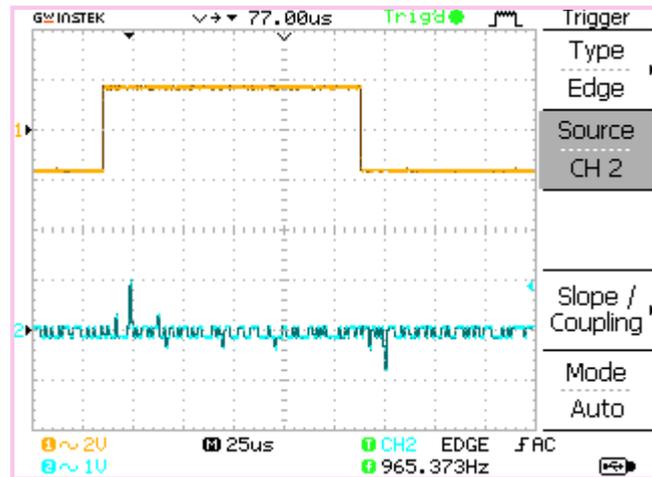
شكل (8) كود النشر PNDS ضمن بيت المعطيات.



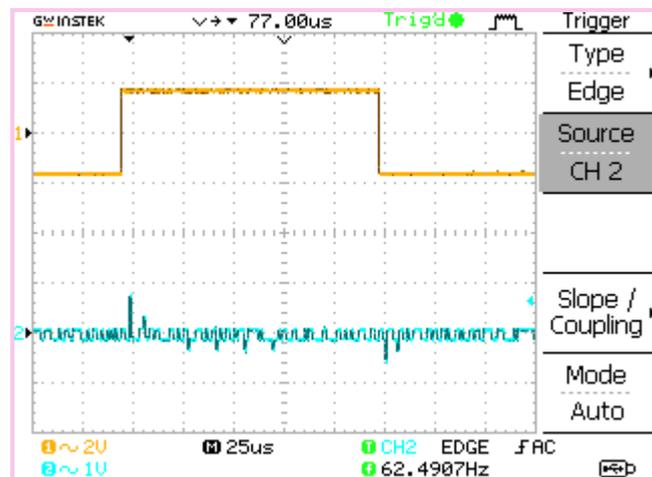
شكل (9) إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي واحد أساسي.



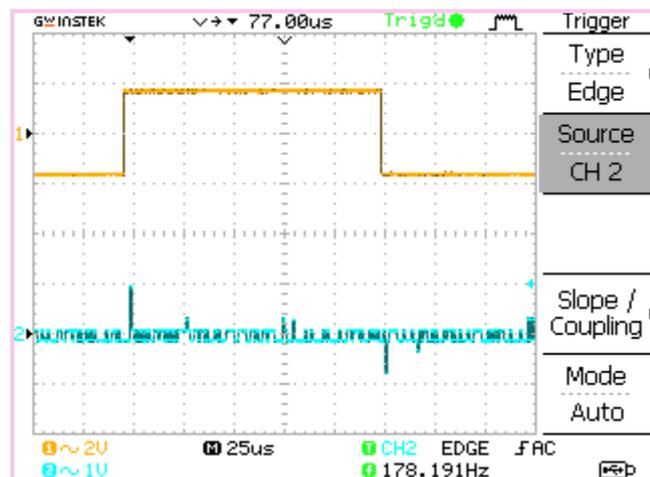
شكل (10) إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي واحد غير أساسي.



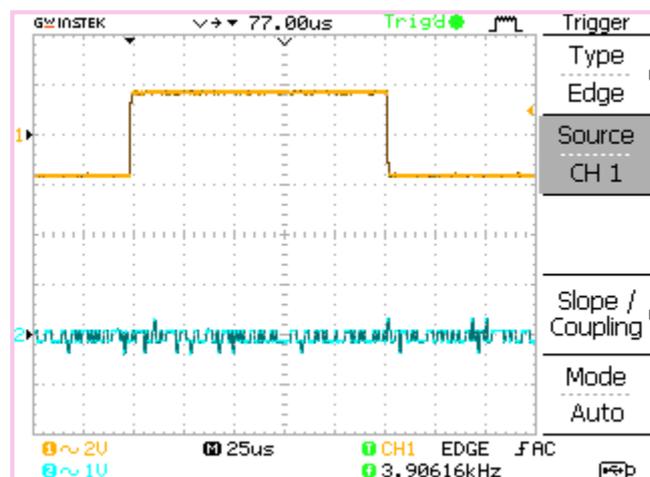
شكل (11) إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي أساسي وتتابع واحد غير أساسي.



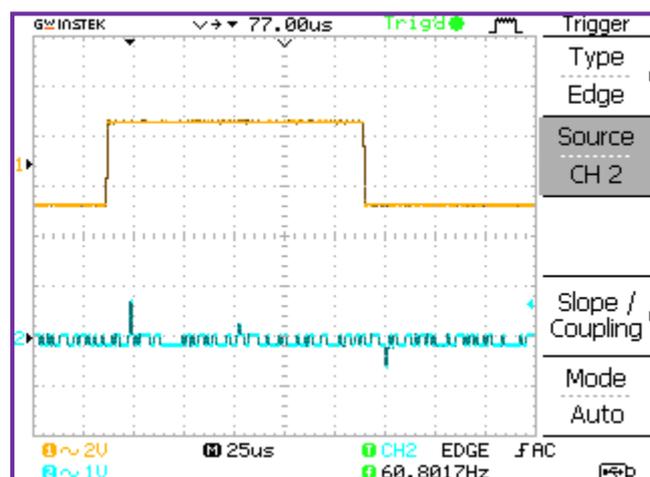
شكل (12) إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي أساسي وتتابعين غير أساسيين.



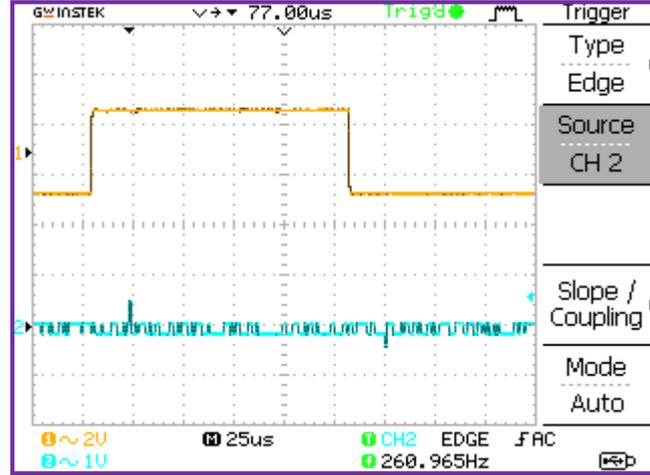
شكل (13) إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائياً أساسي وإشارة الضجيج.



شكل (14) إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي واحد غير أساسيو إشارة الضجيج.



شكل (15) إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي أساسي وتتابع مباشر غير أساسي وإشارة الضجيج.



شكل (16) إشارة الدخل والخرج لمرشح DMF لحالة تتابع مباشر شبه عشوائي أساسي وتتابعين غير أساسيين و إشارة الضجيج.

الاستنتاجات و التوصيات

- إن استخدام التقنيات الرقمية الحديثة من نوع FPGA تسمح بتصميم المرشحات التوافقية بواسطة خوارزميات الطي الرقمية لإشارة الدخل و الاستجابة النبضية للمرشح وذلك للحصول على المواصفات المطلوبة بعامل الريح بالمعالجة لما تتمتع به هذه التقنيات من مواصفات تصميمية عالية الدقة في التصميم و السرعة في الأداء (حتى 250MHz) و المستوى التكاملي العالي (عدة عشرات ومئات الالاف من الوظائف الرقمية المتكاملة ضمن شريحة رقمية واحدة FPGA) .

- تسمح تقنيات FPGA بتطوير خوارزمية المرشح التوافقي الرقمي من خلال الربط التسلسلي لعدة خوارزميات من مرتبة 128 أو أكثر بالدخل و الخرج و ذلك للحصول على قاعدة (حزمة) إشارة أكبر و عامل ربح بالمعالجة يصل حتى 36 dB (استبدال البت الواحد بمقدار 4096 شريحة أو أكثر) مما يجعل إشارات CDMA ذات فعالية عالية في ظروف التشويش و الضجيج .

- من خلال النتائج العملية المبينة على الاشكال (11) و (12) و (13) و (15) و (16) نلاحظ امكانية استقبال الإشارة المفيدة بشكل جيد في ظروف التشويش والضجيج مما يعني أن نسبة الإشارة إلى الضجيج على خرج المرشح التوافقي الرقمي تحقق متطلبات المعالجة المطلوبة.

المراجع :

1. КОРНЕЕВ.И, к.т.н., Гришин,А. *ЭЛЕКТРОНИКА: Наука, Технология, Бизнес* 2/2008.
2. КУЗЬМИН С. 3. *Цифровая радиолокация. Введение в теорию.* Издательство ИЦ, 2000 - 428 с.
3. С. BANCROFT JOHN *Introduction to matched filters* CREWES Research Report . Volume 14.(2002)
4. www.altera.com.
5. COFFMAN .K, 2000- *Real World FPGA Design With Verilog.* Prentice Hall, USA, 290 .

6. HUANG, N. E. Z. SHEN, S. R. LONG, M. C. WU, H. H. SHIH, Q. ZHENG, N.-C. YEN, C. C. TUNG, AND H. H. LIU, PROC. R. SOC. Lond.1998, A 454, 903-995.
7. ZHENG, N.-C. YEN, C. C. TUNG, AND H. H. LIU, 1998: *The empirical mode decomposition and the Hilbert spectrum for nonlinear and non-stationary time series analysis*. Proc. R. Soc. London, Ser. A, 454, 903-995.
8. GOLDBERG B., 1999- *Digital Frequency Synthesis Demystified*, LLH Technology Publishing, united states, 334.
9. www.chip-news.ru
10. GOTO. S, YAMADA. T, TAKAYAMA. N, YASUURA. H, MATSUSHITA. Y, HARADA. Y, "A lowpower digital matched filter for spread spectrum systems," ISLPED, pp. 301-305, August 2002.
11. HABIB. M U, PRIANTORO. A.U, UDDIN. M. J, "Design and Construction of Direct Sequence Spread Spectrum CDMA Transmitter and Receiver" Proceedings of 11th International Conference on Computer and Information Technology (ICCIT 2008).